

Elektronski fakultet u Nišu

DIGITALNA INTEGRISANA KOLA

OSNOVNE AKADEMSKE STUDIJE

**Modul: ELEKTRONIKA I
MIKROPROCESORSKA TEHNIKA
OEE5A01**

Prof. dr Milun Jevtić



Табела 5.2 Спецификација предмета

Студијски програм/студијски програми : ЕЛЕКТРОТЕХНИКА И РАЧУНАРСТВО			
Врста и ниво студија: Основне академске студије			
Назив предмета: ДИГИТАЛНА ИНТЕГРИСАНА КОЛА			
Наставник (Презиме, средње слово, име): Јевтић С. Милун			
Статус предмета: Изборни на модулу ЕМТ			
Број ЕСПБ: 5			
Услов: Основи електронике, Дигитална електроника			
Циљ предмета Да студенти најпре детаљно сагледају унутрашњу структуру и карактеристике савремених фамилија логичких кола различитих технологија израде. Да сагледају и проблеме и компромисе који се јављају при њиховом пројектовању. Да компаративном анализом различитих фамилија логичких кола науче као ће вршити селекцију интегрисаних логичких кола за одређене примене и како ће их међусобно повезивати. Научити функционалност, структуру и карактеристике напонских компаратора и њихове примене. Научити основна интегрисана импулсна кола и њихове примене.			
Исход предмета Систематска знања о основним елементима дигиталних интегрисаних кола и њиховој примени у пројектовању сложених интегрисаних кола. Технике реализације дигиталних интегрисаних кола са смањеном потрошњом и/или по неком другом специфичном захтеву. Како се на бази основних логичких елемената и напонских компаратора могу реализовати различита импулсна кола, а која су често саставни део данашњих сложених интегрисаних кола. Ова знања су неопходна за успешан пројектовање сложених интегрисаних дигиталних кола и кола са мешовитим сигналимa. Исти тако су и знања о импулсним колима неопходна и за пројектовање и разумевање бројних електронских системима и уређаја који се примењују у бројним системима - системима управљања и индустрији, итд.			
Садржај предмета Теоријска настава: Карактеристике дигиталних кола. Прекидачке карактеристике MOS FET-а, диода и биполарних транзистора. Основна логичка кола. Пропагационо кашњење. Дисипација снаге CMOS LK (HC, HCT, AC, ACT, ANC, ANCT). Биполарна LK (TTL, S, LS, F, AS, ALS, ECL). BiCMOS LK (BC1, ALB, ABT, ABTE, LVT). Билатерални CMOS прекидач. Pass логика (CPL). CMOS LK мале потрошње и LK малог напона напајања. Транспирање напонских нивоа. Crossbar техника (CBT, CBTLV). Динамичка логичка кола. Domino логика. Реализација BUS-а (Bus-hold кола, BTL, GTL). RS и L лач. MS RS, D, JK и D флип-флоп. Schmitt Trigger коло. Потискивање интерференције. Напонски компаратори. Мултивибраторска кола. Релаксациони осцилатори са кристалом кварца. Генератори напона линеарних таласних облика. Тјимер кола. Контролери струјних побуда. Аудитивне вежбе: На аудитивним вежбама се кроз решавање задатака утврђују теоријска знања и уче систематском приступу примене основних елемената у креирању дигиталних интегрисаних кола. Лабораторијске вежбе: Практично сагледавање функционалности и особина основних логичких кола и импулсних кола уз помоћ симулатора електричних кола, и лабораторијских макета са праћењем лабораторијском опремом.			
Литература Јевтић, М. ДИГИТАЛНА ИНТЕГРИСАНА КОЛА, скрипта и ppt презентације предавања. Живковић, Д. и Поповић, М. Импулсна и дигитална електроника, Академска мисао, 2000. Станчић, Г. Јевтић, М. Логичка и импулсна кола - збирка задатака, Електронски факултет у Нишу, 2003. (доступно у pdf формату). Станчић, Г. Јевтић, М. Дигитална интегрисана кола - лабораторијски практикум, Електронски факултет у Нишу, 2003. Jan M.Rabaey, Anantha Chandrakasan, and Borivoje Nikolic, Digital Integrated Circuits, Prentice Hall, 2003.			
Број часова активне наставе			Остали часови
Предавања: 2	Вежбе: 2	Други облици наставе: 1	Студијски истраживачки рад
Методe извођења наставе: Предавања са видео презентацијама, Аудитивне вежбе, Лабораторијске вежбе, Консултације			
Оцена знања (максимални број поена 100)			
Предиспитне обавезе	поена	Завршни испит	поена
активност у току предавања	5	писмени испит	20
лабораторијске вежбе	15	усмени испит	20
колoквијуми	20	
тестови	20		

"OCENA" = Σ

- max 20 p LV
 - max 10 p K1
 - max 10 p K2
 - max 10 p T1
 - max 10 p T2
 - max 20 p PI ili (K1+K2) ako je $K_i \geq 5$
 - max 20 p UI ili (T1+T2) ako je $T_i \geq 5$
-

Izračunavanje ocene :

Naziv aktivnosti	Opseg vr.	vrednost	Suma1	Suma2
Lab.vežbe	0÷10	LV	LV*2	LV*2
Kolok. I	0÷100	K1	K1/10	K1/10
Test I	0÷100	T1	T1/10	T1/10
Kolok. II	0÷100	K2	K2/10	K2/10
Test II	0÷100	T2	T2/10	T2/10
Pismeni	0÷100	PI	PI/5	if(K1≥50) K1/10;+if(K2≥50) K2/10;
Usmeni	0÷100	US	US/5	if(T1≥50) T1/10;+if(T2≥50) T2/10;

Suma poena	55 ÷ 65 ⁻	65 ÷ 75 ⁻	75 ÷ 85 ⁻	85 ÷ 95 ⁻	95 ÷ 100
Ocena	6	7	8	9	10

CILJ IZUČAVANJA DIGITALNIH INTEGRISANIH KOLA?

Steći znanja o osnovnim digitalnim integrisanim kolima da bi ih:

- uspešno primenjivali
(funktionalno i po ponašanju)
- po sticanju dodatnih znanja o projektovanju DIK-a uspešno projektovali složena DIK-a

Šta rade - Šta su to - Čemu služe DIGITALNA INTEGRISANA KOLA ?

INTEGRISANA ELEKTRONSKA KOLA
OBRAĐUJU ELEKTRIČNE SIGNALE
(većinom naponske električne signale)

DIGITALNA
INTEGRISANA
KOLA

MEŠOVITA
INTEGRISANA
KOLA

(mixed-signal)

ANALOGA
INTEGRISANA
KOLA

VLSI – Very Large-Scale Integration CIRCUITS

SOC - System-On-Chip

Sub-systems,
Microprocessor, Memory, ...

Combinational and Sequential
Digital Circuits

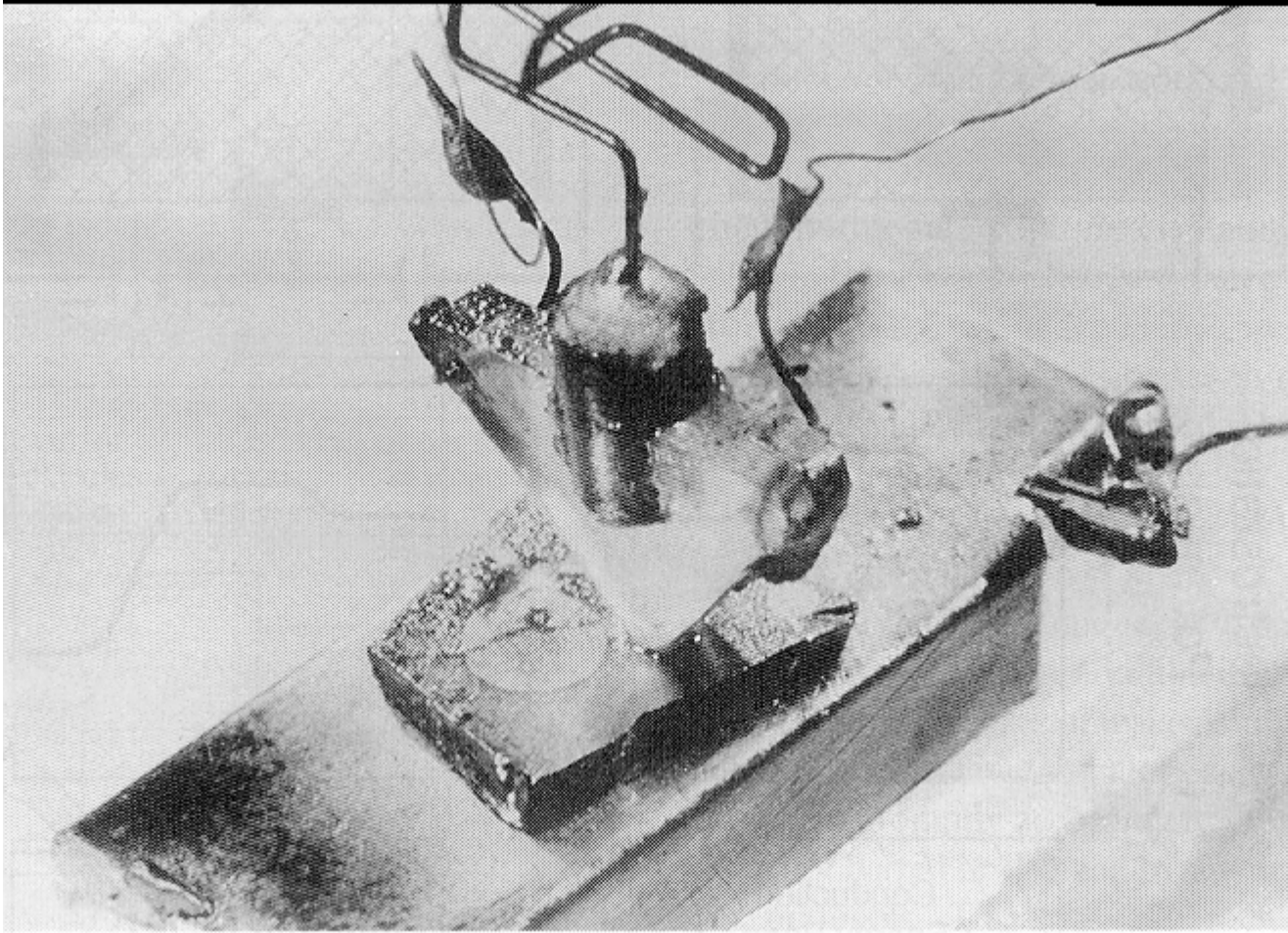
Logic gates

Elektronics
elements

Napredak u oblasti DIK-a

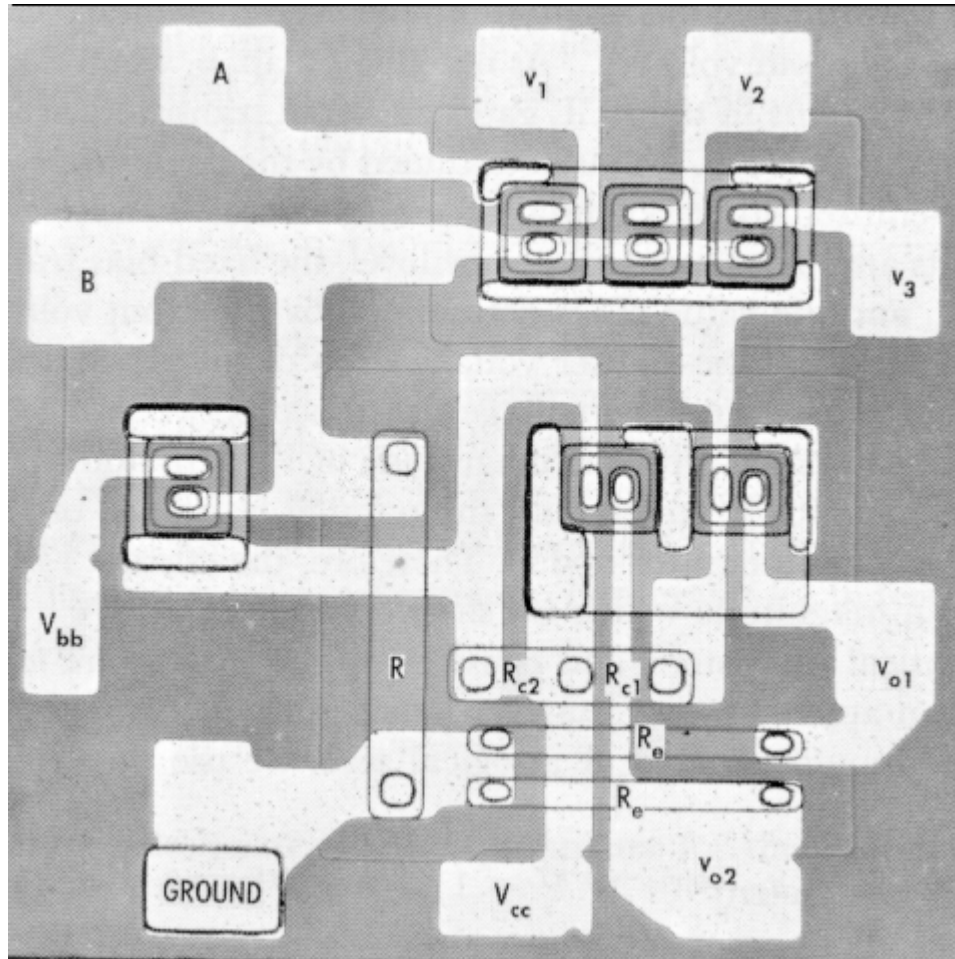
Year	1985	1993	2004
Transistor Counts	$10^5 - 10^6$	$10^6 - 10^7$	$10^8 - 10^9$
Clock Frequencies (Hz)	10^7	10^8	10^9
Worldwide Market	25 B \$	60 B \$	170 B \$

The Transistor Revolution



First transistor
Bell Labs, 1948

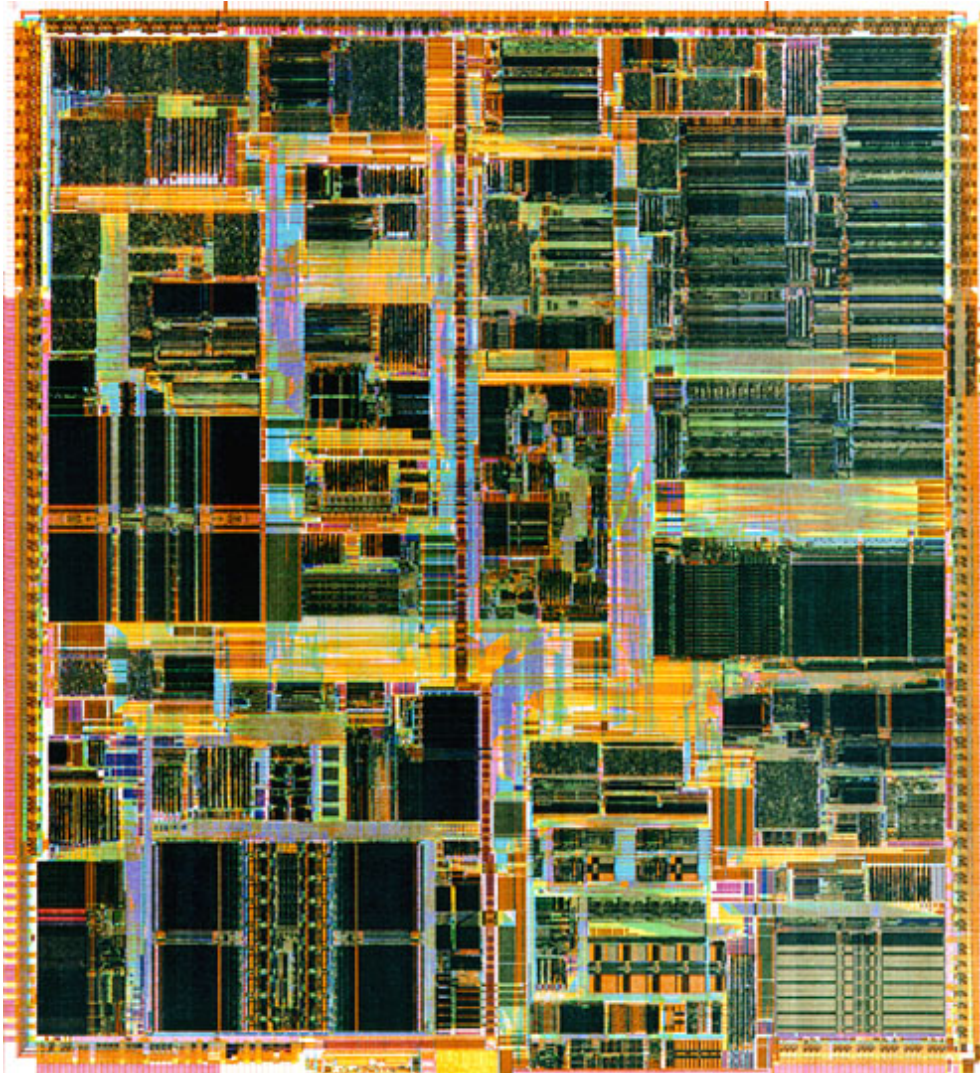
The First Integrated Circuits



Bipolar logic
1960's

ECL 3-input Gate
Motorola 1966

Intel Pentium (IV) microprocessor



Uz stalni rast složenosti DIK-a neprestano se teži:

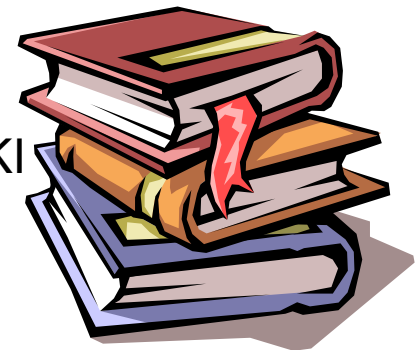
1. Većoj brzina rada

2. Manjoj potrošnji energije

- Veća brzina rada dovodi do veće potrošnje
- Kako je potrošnja (disipacija) limitirajući faktor, mora se raditi na smanjivanju potrošnje DIK-a da bi se mogla povećati brzina rada



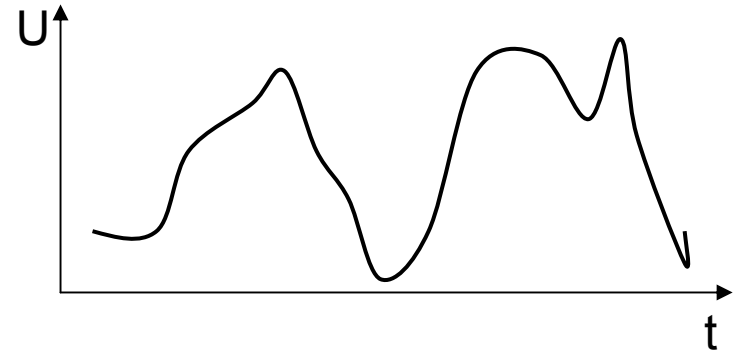
TEHNOLOŠKI
NAPREDAK



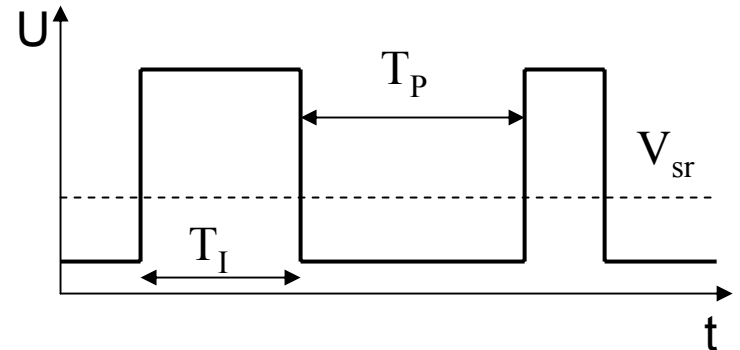
DIGITALNA INTEGRISANA KOLA obrađuju digitalne signale

- Analogni signali

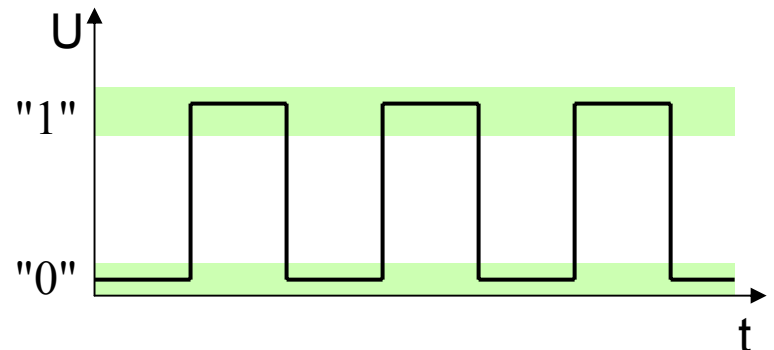
($U_{\min} \div U_{\max}$; $f_{\min} \div f_{\max}$)



- Impulsni signali



- Digitalni signali



Realno svi signali su kontinualni

KLASIFIKACIJA DIGITALNIH INTEGRISANIH KOLA

STATIČKA

- Classical CMOS
- Pass Logic (TG L)
- LP CMOS Logic
- BiCMOS Circuit
- ECL
- ...

DINAMIČKA

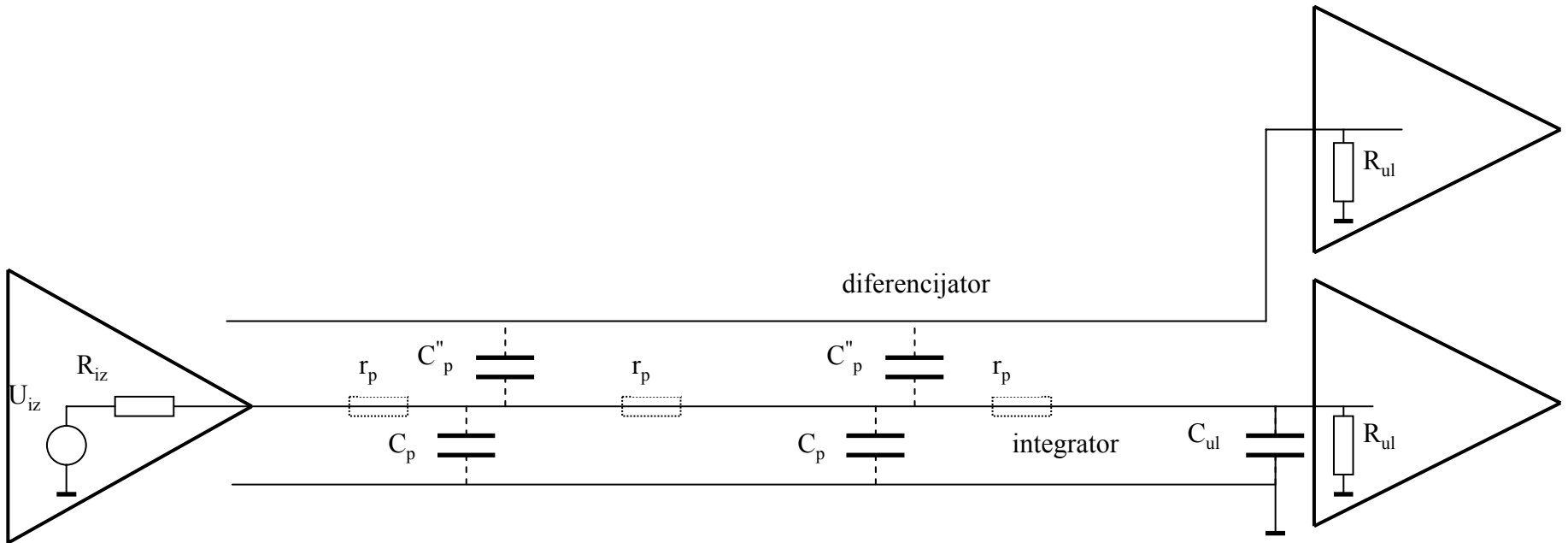
- Dynamic circuits
- Domino Logic
- NP Domino Logic
- TSCP Dynamic Circuit
(True Single-Phase Clock)

KOLA ZA UOBLIČAVANJE IMPULSNIH NAPONSKIH SIGNALA

- Integrator
- Diferencijator

- Kola za uobličavanje signala sa diodama
- Kola za uspostavljanje nivoa signala

Realno postojanje parazitnih kola - integratora i diferencijatora



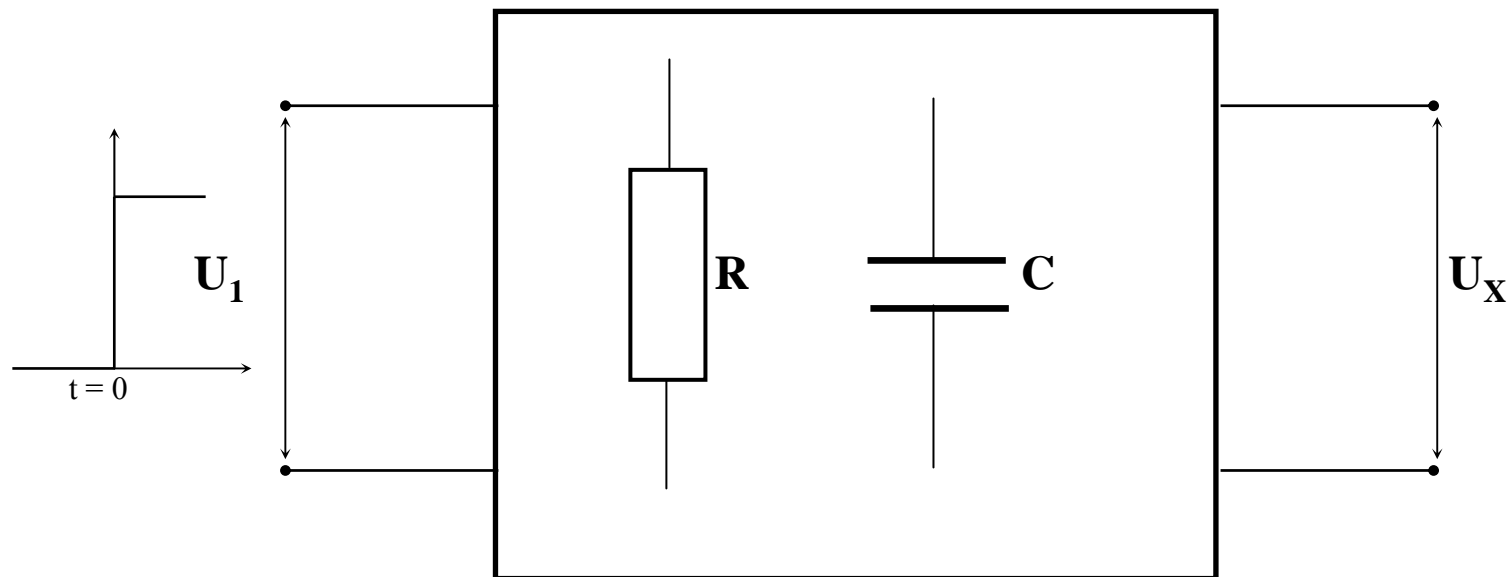
Odziv linearnog pasivnog električnog kola na naponski impuls oblika Hevisajdove f-je

$$U_X(t) = C_0 + C_1 \cdot e^{p_1 t} + C_2 \cdot e^{p_2 t} + \dots$$

C_i - konstante proporcionalnosti

p_i - polovi prenosne f-je; broj polova odgovara broju nezavisnih reaktivnih elemenata u kolu

Odziv linearnog električnog kola sa jednim kondenzatorom na naponski impuls oblika Hevisajdove f-je



$$U_X(t) = A + B \cdot e^{-t/\tau} \quad \tau = C \cdot R_{ek}$$

$$\begin{aligned} U_X(\infty) &= A \\ U_X(0) &= A + B \end{aligned}$$

$$U_X(t) = U_X(\infty) - [U_X(\infty) - U_X(0^+)] \cdot e^{-t/\tau}$$

Odziv tokom vremena

Trajanje prelaznog režima u kolu

$$\frac{U_X(t) - U_X(0)}{U_X(\infty) - U_X(0)} = 1 - e^{-t/\tau}$$

$$\frac{\Delta U_X}{\Delta U_{X \max}} = 1 - e^{-t/\tau}$$

t/τ	$1 - e^{-t/\tau}$	$\Delta U_X / \Delta U_{X \max}$ [%]
1	1-0,3679	63,21
2	1-0,1353	86,47
3	1-0,0498	95,02
4	1-0,0183	98,17
5	1-0,0067	99,33
10	1-0,00005	99,995

Linearnost na početku eksponencijalne promene

$$e^{-t/\tau} = \sum_{i=0}^{\infty} (-1)^i \frac{1}{i!} \left(\frac{t}{\tau}\right)^i$$

$$e^{-t/\tau} = 1 - \frac{t}{\tau} + \frac{1}{2!} \left(\frac{t}{\tau}\right)^2 - \frac{1}{3!} \left(\frac{t}{\tau}\right)^3 + \frac{1}{4!} \left(\frac{t}{\tau}\right)^4 - \dots$$

$$t \ll \tau, \quad t/\tau \ll 1$$

$$e^{-t/\tau} \approx 1 - \frac{t}{\tau}$$